

# КИЇВСЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ БУДІВНИЦТВА І АРХІТЕКТУРИ

Кафедра \_\_\_\_\_ **ІНФОРМАЦІЙНИХ ТЕХНОЛОГІЙ** \_\_\_\_\_

**“ЗАТВЕРДЖУЮ”**

Проректор  
навчальної та навчально-методичної  
роботи

\_\_\_\_\_ / А.М. Станкевич /

“ \_\_\_\_\_ ” \_\_\_\_\_ 20\_\_ року

## РОБОЧА ПРОГРАМА НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

**Комп'ютерна схемотехніка і архітектура комп'ютерів**

(назва навчальної дисципліни)

напря́м підготовки **6.010104 – «Професійна освіта»**

(шифр і назва напряму підготовки)

спеціальність **«Професійна освіта. Комп'ютерні технології»**

(шифр і назва спеціальності)

факультет **Автоматизації та інформаційних технологій**

(назва факультету)

Київ – 2015 рік

Робоча програма з дисципліни:  
КОМП'ЮТЕРНА СХЕМОТЕХНІКА І АРХІТЕКТУРА КОМП'ЮТЕРІВ  
(назва навчальної дисципліни)

для студентів за напрямом підготовки:

6.010104 – «Професійна освіта»,

(шифр і назва)

за спеціальністю:

«Професійна освіта. Комп'ютерні технології»

(шифр і назва)

Розробник:

Щербина О.А., к.т.н., доцент /

(прізвище та ініціали, науковий ступінь, звання)

/ (підпис)

\_\_\_\_\_ / \_\_\_\_\_ /  
 (прізвище та ініціали, науковий ступінь, звання) (підпис)

\_\_\_\_\_ / \_\_\_\_\_ /  
 (прізвище та ініціали, науковий ступінь, звання) (підпис)

Робоча програма затверджена на засіданні кафедри

інформаційних технологій

протокол № \_\_\_\_ від « \_\_\_\_ » \_\_\_\_\_ 2015 р.

Завідувач кафедри \_\_\_\_\_

(підпис)

( Білощицький А.О. )

(прізвище та ініціали)

Схвалено науково-методичною комісією

ФАІТ спеціальності ПНК

Протокол № \_\_\_\_ від “ \_\_\_\_ ” \_\_\_\_\_ 20\_\_ року

Голова НМКС \_\_\_\_\_

(підпис)

( Смірнов В.М. )

(прізвище та ініціали)

## 1. Опис навчальної дисципліни

Галузь знань:

0101 Педагогічна освіта  
(шифр і назва)

напрямок підготовки:

6.010104 – «Професійна освіта»  
(шифр і назва)

спеціальності:

«Професійна освіта. Комп'ютерні технології»  
(шифр і назва)

Освітньо-кваліфікаційний рівень:

бакалавр

Кількість кредитів – 6

Модулів – 3

Змістових модулів – 9

Загальна кількість годин – 180

Кількість годин для денної форми навчання:

аудиторних – 108

самостійної роботи студента – 72

Індивідуальне завдання : курсова робота  
(курсний проект чи робота)

Характеристика навчальної дисципліни					
Вид навчальної роботи	Денна форма навчання			Заочна форма навчання	
	Рік підготовки			Рік підготовки	
	2				
	семестр			семестр	
	1	2			
Лекції (год.)	28	32			не передбачено
Практичні заняття (год.)	6	6			
Лабораторні заняття (год.)	18	18			
Самостійна робота (год.)	30	34			
Індивідуальна робота (год.)	8				
Курсова робота (к-ть)		1			
Вид контролю (зал. чи екз.)	зал.	зал.			
Усього (годин)	90	90			

### Примітка.

Співвідношення кількості годин аудиторних занять до самостійної і індивідуальної роботи становить:

для денної форми навчання – 3/2

для заочної форми навчання – не передбачено

## 2. Мета та завдання навчальної дисципліни

**Метою** вивчення дисципліни є придбання студентами теоретичних знань та практичних навичок з комп'ютерної схемотехніки та архітектури комп'ютерів, які надають їм чіткі уявлення про функціональні компоненти, з яких складається сучасний комп'ютер, їх характеристики, принципи їх функціонування та проектування.

**Основні завдання** курсу полягають у тому, щоб:

- Навчити студентів методам аналізу і синтезу комбінаційних і послідовних схем.
- Ознайомити студентів з основами мови опису апаратури сучасних комп'ютерів та її використання для моделювання і синтезу цифрових схем.
- Ознайомлення студентів з історією розвитку і основними архітектурами сучасних комп'ютерів.
- Навчити студентів основам програмування мовою асемблера.
- Ознайомити студентів з основами схемотехніки мікропроцесорних схем.

- Ознайомити студентів з основами проектування мікропроцесорних систем та їх програмного забезпечення.

У результаті вивчення дисципліни студенти **повинні знати:**

- основну номенклатуру сучасних інтегральних мікросхем, їх характеристики та методологію побудови схем на їх основі;
- основи мови VHDL та її використання для опису, моделювання та синтезу цифрових електронних схем;
- історію розвитку комп'ютерних архітектур, основні типи архітектур сучасних комп'ютерів і комп'ютерних систем;
- архітектуру сучасних персональних комп'ютерів;
- основні прийоми програмування і відлагодження асемблерних програм;
- основи схемотехніки і організації мікропроцесорних систем.

У результаті вивчення дисципліни студенти **повинні вміти:**

- синтезувати довільні комбінаційні та послідовнісні схеми;
- виконувати розробку й моделювання цифрових схем у програмному середовищі Active-HDL;
- писати і відлагоджувати програми на асемблері;
- розробляти електричні схеми та програмне забезпечення нескладних мікропроцесорних систем;
- розробляти друковані плати електронних пристроїв у системі автоматизованого проектування P-CAD.

### 3. Програма навчальної дисципліни

**Модуль 1. Комп'ютерна схемотехніка** (вивчається в першому семестрі).

**Змістовий модуль 1. Аналіз і синтез комбінаційних схем.**

Тема 1. Вступ до схемотехніки. Логічні основи цифрової схемотехніки. Роль і місце схемотехніки серед інших дисциплін професійної підготовки фахівців з комп'ютерних наук. Сучасний стан розвитку схемотехніки. Зміст і структура курсу.

Тема 2. Логічні функції одного і двох аргументів, їх назви формульні та схемні позначення, опис мовою VHDL. Функціонально-повні набори функцій. Властивості кон'юнкції, диз'юнкції, інверсії. Мінімізація логічних функцій. Поняття про мінімізацію логічних функцій. Методи Квайна і Карно. Мінімізація неповністю визначених функцій.

Тема 3. Основи схемної реалізації логічних функцій. Історія розвитку елементної бази комп'ютерів. Приклади схемної реалізації логічних функцій НЕ, І-НЕ. Типи вихідних каскадів інтегральних мікросхем: звичайний, з відкритим колектором, тристабільний. Характеристики інтегральних мікросхем. Серії мікросхем. Позначення мікросхем на схемах.

Тема 4. Загальні відомості про VHDL: опис сутності й архітектури.

Тема 5. Поняття про комбінаційні і послідовні сім'ї схеми. Типові комбінаційні схеми. Дешифратор, шифратор. Реалізація логічних функцій за допомогою дешифратора і шифратора. Мультиплексор, демультиплексор. Реалізація логічних функцій на мультиплексорі. Однорозрядний комбінаційний суматор. Паралельний суматор. Багатовходові суматори. Способи представлення від'ємних чисел і виконання віднімання у суматорі. Комбінаційні арифметико-логічні пристрої. Програмовані логічні матриці. Реалізація довільних логічних функцій на ПЛМ. Типи ПЛМ. Схеми рівності й порівняння кодів, мажоритарні елементи, схеми згортки по модулю тощо.

### **Змістовий модуль 2. Аналіз і синтез послідовних схем.**

Тема 1. Типові послідовні схеми. Тригери: визначення, класифікація, схеми побудови, приклади використання. Лічильники і регістри.

Тема 2. Опис і синтез скінчених автоматів. Автомати Мілі, Мура, їх опис та структурний синтез.

Тема 3. Приклади побудови арифметичних пристроїв.

### **Модуль 2. Архітектура комп'ютерів (вивчається в другому семестрі).**

#### **Змістовий модуль 3. Огляд і класифікація комп'ютерних архітектур.**

Тема 1. Архітектура комп'ютерів: основні поняття, історія розвитку, сучасний стан. Основні поняття і визначення. Світова і вітчизняна історія розвитку обчислювальної техніки.

Тема 2. Класичні архітектури комп'ютерів. Функціональна класифікація комп'ютерів. Класифікація обчислювальних систем за ознакою паралелізму команд і даних. Архітектури: фон Неймана, гарвардська, акумулятор, стекова, регістр-регістр, CISC, RISC.

#### **Змістовий модуль 4. Архітектури сучасних ПК і програмування на асемблері**

Тема 1. Архітектура і система команд мікропроцесорів сучасних ПК. Що таке асемблер і коли його доцільно використовувати. Структура програми на асемблері.

Тема 2. Регістри загального призначення 16-, 32- і 64-розрядних мікропроцесорів. Сегментні регістри і їх використання в реальному і захищеному режимах. Стек і його використання. Способи адресації: регістрова, безпосередня, пряма, непряма, по базі зі зміщенням, непряма з масштабуванням, по базі з індексуванням, по базі з індексуванням і масштабуванням. Регістр прапорців FLAGS і його використання.

Тема 3. Огляд основних непривілейованих команд та прийомів програмування на асемблері. Команди пересилки даних. Арифметичні команди. Логічні команди. Команди зсуву. Команди передачі управління. Операції з рядками тощо.

#### **Змістовий модуль 5. Схемотехніка мікропроцесорів**

Тема 1. Архітектура та організація шинного інтерфейсу мікропроцесорних систем. Мультиплексування шин. Цикл шини.

Тема 2. Архітектура і схемотехніка простої мікропроцесорної системи: формування сигналів шини адреси, даних і управління.

Тема 3. Типи напівпровідникової пам'яті та підключення мікросхем пам'яті до шин мікропроцесора. Особливості підключення мікросхем пам'яті до шин даних різної розрядності. Ієрархія пам'яті сучасних ПК.

Тема 4. Порти зовнішніх пристроїв та їх підключення до шин мікропроцесора. Загальні принципи побудови паралельного інтерфейсу. Застосування буферних регістрів та програмованих паралельних інтерфейсів для побудови портів. Принципи побудови послідовного інтерфейсу та приклади його реалізації. Послідовний зв'язок через модем та нуль-модем. Огляд паралельних і послідовних інтерфейсів сучасних ПК.

Тема 5. Система переривань та засоби її програмної і апаратної реалізації. Способи організації вводу-виводу: програмне управління вводом-виводом, застосування переривань, прямий доступ до пам'яті. Функції системи переривань, їх апаратна та програмна реалізація. Реалізація системи переривань у сучасних ПК. Контролер пріоритетних переривань та його використання.

**Модуль 3. Розробка мікропроцесорного контролера (курсова робота, другий семестр).**

**Змістовий модуль 1.** Постановка задачі.

Етап 0. Вибір і затвердження теми курсової роботи (об'єкту для управління яким розробляється контролер).

Етап 1. Опис структури і функціонування об'єкту управління.

Етап 2. Опис джерел і споживачів інформації та вибір формату портів вводу-виводу.

**Змістовий модуль 2.** Алгоритмічна частина.

Етап 3. Розробка алгоритму роботи контролера.

Етап 4. Розробка програми роботи контролера.

**Змістовий модуль 3.** Схемна частина.

Етап 5. Розробка принципової схеми контролера.

Етап 6. Розробка друкованої плати контролера.

**Змістовий модуль 4.** Оформлення роботи

Етап 7. Оформлення і захист роботи.

## 4. Структура навчальної дисципліни

Назви змістових модулів і тем	Кількість годин											
	денна форма						заочна форма					
	усього	у тому числі					усього	у тому числі				
		Л	п	лаб	ІРК	с.р.		Л	п	лаб	ІРК	с.р.
<b>Модуль 1. Комп'ютерна схемотехніка</b>												
<b>Змістовий модуль 1. Аналіз і синтез комбінаційних схем</b>												
Тема 1. Вступ до схемотехніки	1	1										
Тема 2. Логічні функції	13	3	6			4						
Тема 3. Основи схемної реалізації логічних функцій	6	2				4						
Тема 4. Використання мови VHDL	4	2				2						
Способи опису архітектури у VHDL	12	2		6		4						
Тема 5. Аналіз і синтез комбінаційних схем	6	2		2		2						
Типові комбінаційні схеми. Дешифратор, шифратор та їх використання	6	2		2		2						
Мультиплексор, суматор, ПЛМ та інші комбінаційні схеми	6	2		2		2						
<b>Разом за змістовим модулем 1</b>	<b>54</b>	<b>16</b>	<b>6</b>	<b>12</b>		<b>20</b>						
<b>Змістовий модуль 2. Аналіз і синтез послідовнісних схем.</b>												
Тема 1. Типові послідовнісні схеми. Тригери	6	2		2		2						
Лічильники	12	2		2		8						
Регістри	4	2				2						
Тема 2. Опис і синтез скінчених автоматів	4	2				2						
Структурний синтез автоматів	6	2		2		2						
Тема 3. Приклади побудови арифметичних пристроїв	4	2				2						
<b>Разом за змістовим модулем 2</b>	<b>36</b>	<b>12</b>		<b>6</b>		<b>18</b>						



Назви змістових модулів і тем	Кількість годин											
	денна форма					заочна форма						
	усього	у тому числі					усього	у тому числі				
		Л	п	лаб	ІРК	с.р.		Л	п	лаб	ІРК	с.р.
<b>Модуль 2. Архітектура комп'ютерів</b>												
<b>Змістовий модуль 1. Огляд і класифікація комп'ютерних архітектур</b>												
Тема 1. Огляд комп'ютерних архітектур	4	2										
Тема 2. Класичні архітектури комп'ютерів	4	2										
<b>Разом за змістовим модулем 1</b>	<b>8</b>	<b>4</b>										
<b>Змістовий модуль 2. Архітектури сучасних ПК і програмування на асемблері</b>												
Тема 1. Архітектура і система команд мікропроцесорів сучасних ПК	4	2				2						
Тема 2. Регістри 16-, 32- і 64-розрядних мікропроцесорів.	4	2				2						
Тема 3. Огляд основних непривілейованих команд та прийомів програмування на асемблері	6	2		2		2						
Команди пересилання даних	8	2	2	4								
Арифметичні і логічні команди	8	2	2	4								
Команди передачі управління.	8	2	2	4								
Інші команди	4	2		2								
<b>Разом за змістовим модулем 2</b>	<b>48</b>	<b>14</b>	<b>6</b>	<b>18</b>		<b>6</b>						
<b>Змістовий модуль 3. Схемотехніка мікропроцесорів</b>												
Тема 1. Архітектура та організація шинного інтерфейсу	3	1				2						
Тема 2. Архітектура і схемотехніка простої мікропроцесорної системи	3	1				2						

Назви змістових модулів і тем	Кількість годин											
	денна форма						заочна форма					
	усього	у тому числі					усього	у тому числі				
		Л	п	лаб	ІРК	с.р.		Л	п	лаб	ІРК	с.р.
Тема 3. Типи напівпровідникової пам'яті та підключення мікросхем пам'яті	4	2				2						
Тема 4. Порти зовнішніх пристроїв. Паралельний порт	4	2				2						
Послідовний порт	2	2										
Тема 5. Система переривань	4	2				2						
Контролер пріоритетних переривань	2	2										
Тема 6. Огляд мультимікропроцесорних конфігурацій	2	2										
<b>Разом за змістовим модулем 3</b>	<b>30</b>	<b>14</b>				<b>10</b>						
<b>Модуль 3. Розробка мікропроцесорного контролера (курслова робота)</b>												
<b>Змістовий модуль 1. Постановка задачі</b>												
Етап 0. Вибір і затвердження теми	2					2						
Етап 1. Опис структури і функціонування об'єкту управління	6					6						
Етап 2. Опис джерел і споживачів інформації	4					4						
Разом за змістовим модулем 1	12					12						
<b>Змістовий модуль 2. Алгоритмічна частина</b>												
Етап 3. Розробка алгоритму роботи контролера	6					6						
Етап 4. Розробка програми роботи контролера	4					4						
Разом за змістовим модулем 2	10					10						
<b>Змістовий модуль 3. Схемна частина</b>												

Назви змістових модулів і тем	Кількість годин													
	денна форма					заочна форма								
	усього	у тому числі					усього	у тому числі						
		Л	п	лаб	ІРК	с.р.		Л	п	лаб	ІРК	с.р.		
Етап 5. Розробка принципової схеми контролера	4					4								
Етап 6. Розробка друкованої плати контролера	4					4								
<b>Разом за змістовим модулем 3</b>	<b>8</b>					<b>8</b>								
<b>Змістовий модуль 9. Оформлення роботи</b>														
Етап 7. Оформлення і захист роботи	4					4								
<b>Усього годин</b>	<b>180</b>	<b>60</b>	<b>12</b>	<b>36</b>		<b>72</b>								

### 5. Теми практичних занять

№	Назва теми	Кількість годин	
		денна	заочна
1.	Мінімізація логічних функцій методом Квайна.	2	
2.	Мінімізація логічних функцій методом Карно.	2	
3.	Розробка комбінаційних схем на основі неповністю визначених логічних функцій.	2	
4.	Програмування на асемблері	6	
	Разом	12	

### 6. Теми лабораторних занять

№	Назва теми	Кількість годин	
		денна	заочна
1.	Реалізація моделі логічних елементів.	2	
2.	Синтез комбінаційних схем і їх моделювання засобами VHDL	2	
3.	Синтез комбінаційних схем і їх моделювання засобами FSM-editor	2	
4.	Синтез тригерів	2	
5.	Дослідження тригерів	2	
6.	Синтез лічильників	2	
7.	Дослідження лічильників	2	
8.	Синтез цифрових автоматів	2	

№	Назва теми	Кількість годин	
		ден-на	заоч-на
9.	Дослідження цифрових автоматів	2	
10.	Регулювання температури, модель.	2	
11.	Регулювання температури, програмна реалізація 1	2	
12.	Регулювання температури, програмна реалізація 2	2	
13.	Управління кроковим двигуном, модель.	2	
14.	Управління кроковим двигуном, програмна реалізація 1	2	
15.	Управління кроковим двигуном, програмна реалізація 2	2	
16.	Управління рухом.	2	
17.	Управління рухом, програмна реалізація 1	2	
18.	Управління рухом, програмна реалізація 2	2	
	<b>Разом</b>	<b>36</b>	

### 7. Самостійна робота

№	Назва теми	Кількість годин	
		денна	заочна
1.	Логічні функції	8	
2.	Основи схемної реалізації логічних функцій	6	
3.	Використання мови VHDL	8	
4.	Аналіз і синтез комбінаційних схем	8	
5.	Типові послідовнісні схеми	8	
6.	Дослідження швидкісних властивостей тригера і лічильника (індивідуальне завдання)	8	
7.	Опис і синтез скінчених автоматів	6	
8.	Приклади побудови арифметичних пристроїв	4	
9.	Архітектура і система команд мікропроцесорів сучасних ПК	2	
10.	Регістри 16-, 32- і 64-розрядних мікропроцесорів.	2	
11.	Огляд основних непривілейованих команд та прийомів програмування на асемблері	2	
12.	Архітектура та організація шинного інтерфейсу	2	
13.	Архітектура і схемотехніка простої мікропроцесорної системи	2	
14.	Типи напівпровідникової пам'яті та підключення мікросхем пам'яті	2	
15.	Порти зовнішніх пристроїв та їх підключення	2	
16.	Система переривань	2	
	<b>Разом</b>	<b>72</b>	

### 8. Індивідуальне завдання

Індивідуальне завдання на тему «Дослідження швидкісних властивостей тригерів і лічильників» виконується у першому семестрі. В рамках цього завдання студенти, згідно зі своїм варіантом, будують тригер на елементах І-НЕ чи АБО-НЕ із заданою затримкою, визначають затримки в тригері, моделюючи його схему в програмному середовищі Active-HDL. Після цього вони будують із цих тригерів лічильник, вимірюють час найдовшого перехідного процесу в схемі лічильника, та виводять загальну формулу для найдовшого перехідного процесу для довільної затримки в логічному елементі та довільної розрядності лічильника. На виконання індивідуального завдання виділяється 8 годин самостійної роботи студента.

### 9. Курсова робота

№	Назва теми	Кількість годин	
		денна	заочна
1.	Опис структури і функціонування об'єкту управління.	2	
2.	Опис джерел і споживачів інформації та вибір формату портів вводу-виводу.	4	
3.	Розробка алгоритму роботи контролера.	4	
4.	Вибір мікропроцесора і розробка програми.	12	
5.	Розробка принципової схеми контролера.	6	
6.	Розробка друкованої плати контролера.	6	
7.	Оформлення і захист роботи.	2	
	<b>Разом</b>	<b>36</b>	

#### Приклади тем курсової роботи:

Розробка мікропроцесорного контролера...

1. технологічної лінії з виробництва бетону;
2. перевірки міцності бетону;
3. виробництва цегли;
4. столярного виробництва;
5. вимірювання координат об'єкту;
6. електронних ваг;
7. баштового крану;
8. кондиціонування повітря;
9. програмованого таймера;
10. конвеєрної лінії;
11. системи зв'язку;
12. системи охоронної сигналізації;
13. лінії дозування рідин;
14. лінії для фарбування деталей;

- 15. лінії для пакування виробів;
- 16. електронного табло;
- 17. станка з числовим програмним управлінням тощо.

## 10. МЕТОДИ НАВЧАННЯ

При викладанні навчальної дисципліни використовуються словесний, інформаційно-ілюстративний, наочний та практичний методи навчання із застосуванням лекцій, лабораторних і практичних занять, ділових ігор, комп'ютерного тестування знань студентів.

Для проведення занять використовується Сайт організаційно-методичного забезпечення навчального процесу КНУБА, де розміщені методичні вказівки з усіх видів занять, комп'ютерні тести, електронні підручники та створений автором мультимедійний лекційний курс зі схемотехніки.

## 11. МЕТОДИ КОНТРОЛЮ

Контрольні заходи передбачають проведення вхідного (за необхідності), поточного, модульного та підсумкового контролю.

Вхідний, поточний, модульний контроль здійснюється під час проведення практичних та лабораторних занять у формі звичайних контрольних робіт та комп'ютерних тестів.

### 11. Розподіл балів, які отримують студенти

#### 1 модуль:

Поточне оцінювання		Сума
Змістовий модуль № 1	Змістовий модуль № 2	
60	40	100

#### 2 модуль:

Поточне оцінювання			Сума
Змістовий модуль № 1	Змістовий модуль № 2	Змістовий модуль № 3	
10	60	30	100

### Модуль 3. Курсова робота

Оцінка за курсову роботу виставляється як сума оцінок за окремі етапи, кожна з яких виставляється в залежності від якості виконаної роботи і своєчасності здачі етапу, що стимулює планомірну роботу протягом усього семестру.

Поточне оцінювання							Сума
Етап 1	Етап 2	Етап 3	Етап 4	Етап 5	Етап 6	Етап 7	
10	2	20	15	15	5	30	100

### Шкала оцінювання: національна та ECTS

Сума балів за всі види навчальної діяльності	Оцінка ECTS	Оцінка за національною шкалою	
		для екзамену, курсового проєкту (роботи), практики	для заліку
90 – 100	<b>A</b>	відмінно	зараховано
82-89	<b>B</b>	добре	
74-81	<b>C</b>		
64-73	<b>D</b>	задовільно	
60-63	<b>E</b>		
35-59	<b>FX</b>	незадовільно з можливістю повторного складання	не зараховано з можливістю повторного складання
0-34	<b>F</b>	незадовільно з обов'язковим повторним вивченням дисципліни	не зараховано з обов'язковим повторним вивченням дисципліни

## 12. Методичне забезпечення

1. Мультимедійний лекційний курс зі схемотехніки / О.А.Щербина. [Електронний документ]. Режим доступу <http://org.knuba.edu.ua/mod/resource/view.php?id=2528>
2. Лабораторні роботи з комп'ютерної схемотехніки. [Електронний документ]. Режим доступу <http://org.knuba.edu.ua/mod/resource/view.php?id=8>
3. Лабораторні роботи з архітектури комп'ютерів. [Електронний документ]. Режим доступу <http://org.knuba.edu.ua/mod/resource/view.php?id=1925>
4. Методичні вказівки до використання мови VHDL для опису і моделювання цифрових електронних схем при виконанні лабораторних і курсових робіт з дисциплін "Схемотехніка ЕОМ та елементи і схеми комп'ютерних систем", "ЕОМ і мікропроцесорні системи". Для студентів спеціальностей 6.0804.00 "Інформаційні управляючі системи та технології", "Інформаційні технології проєктування" / Укл. О.А.Щербина, Київ: КНУБА, 1999. – 35 с.
5. Розробка друкованих плат електронних пристроїв у системі автоматизованого проєктування P-CAD. Методичні вказівки до виконання лабораторних і курсових робіт з дисципліни "ЕОМ та мікропроцесорні системи" для студентів спеціальностей 6.0804.00 "Інформаційні управляючі системи та технології", "Інформаційні технології проєктування" / Укл. О.А.Щербина, М.М.Орлова. - К: КНУБА, 2012. – 52 с.

6. Використання програми Active-HDL для опису і моделювання цифрових електронних схем. Методичні вказівки до виконання лабораторних і курсових робіт з дисциплін "Схемотехніка ЕОМ та елементи і схеми комп'ютерних систем", "ЕОМ і мікропроцесорні системи". Для студентів спеціальностей 8.0804.01 - "Інформаційні управляючі системи та технології", 8.0804.02 - "Інформаційні технології проектування" /Укл. О.А.Щербина, Г.В.Сисоєва, Є.Ю.Ярмолюк. Київ: КНУБА, 2000. – 43 с.
7. Системне програмування та операційні системи. Методичні вказівки до виконання лабораторних робіт " /Уклад.: О.І. Болдаков, В.Г. Голенков, - К.:КНУБА, 2002. - 36 с.
8. Системне програмування та операційні системи: Методичні вказівки до виконання індивідуального завдання / Укладач Г.В. Красовська. – К.:КНУБА, 2001. – 16 с.
9. Болдаков О.І., Красовська Г.В., Голенков В.Г., Красовський К.М. Операційні системи та системне програмування: Мова програмування Асемблер: Конспект лекцій. – К.:КНУБА, 2003. – 80 с.

### **13. Рекомендована література**

#### **Базова**

10. Кондратенко Ю.П., Сидоренко С.А., Підпригора Д.М. "Поведінковий синтез цифрових пристроїв в середовищі Active-HDL" - Миколаїв, Миколаївський державний гуманітарний університет імені Петра Могили, 2002. – 116 с.
11. Угрюмов Е. П. Цифровая схемотехника. - СПб: "ВНУ - Санкт-Петербург", 2000 г, 528 стр.
12. Бибило П.Н. Синтез логических схем с использованием языка. VHDL – М.: СОЛОН-Р, 2002. – 384 с.
13. Бибило П.Н. Основы языка VHDL. – М.: СОЛОН-Р, 2000. – 200 с.
14. Сергиенко А.М. VHDL для проектирования вычислительных устройств. . – К.: ЧП "Корнейчук", ООО "ГИД "ДС", 2003. – 208 с.
15. Зубков С.В. Assembler для DOS, Windows и Unix. 2-изд., М.: ДМК Пресс, 2000. – 608 с.ил.
16. Assembler. Учебник для вузов. 2-е изд. / В. И. Юров — СПб.: Питер, 2003. — 637 с.: ил. ISBN 5-94723-581-1
17. Абашеев А.А. и др. Ассемблер в задачах защиты информации. - М.: КУДИЦ-ОБРАЗ, 2004, 544 с.

#### **Допоміжна**

18. Петух А.М., Обідник Д.Т. ЕОМ і мікропроцесорні системи: Навч. посіб. / Вінницький держ. технічний ун-т. — Вінниця : Видавництво ВДТУ, 2001. — 124с.
19. Калабеков Б.А. Цифровые устройства и микропроцессорные системы. – М.: Горячая линия-Телеком, 2000. – 336 с.
20. Микропроцессорный комплект К1810. Структура, программирование, применение: Справочная книга / под ред. Ю.М.Казаринова. – М.: Высш. шк. 1990. – 296 с.



21. Лю Ю-Чжен, Гибсон Г. Микропроцессоры семейства 8086/8088. Архитектура, программирование и применение микропроцессорных систем: Пер. с англ. – М.: Радио и связь. 1987. – 512 с.
22. Азаров О. Д., Байко В. В., Обертюх М. Р. Комп'ютерна електроніка: Навч. посібник / Вінницький держ. технічний ун- т. — Вінниця : ВДТУ, 2002. - 167 с.
23. Григорьев В.Л. Микропроцессор i486. Архитектура и программирование (в 4-х книгах). Книга 2. Аппаратная архитектура. Книга 3. Устройство с плавающей точкой. Книга 4. Справочник по системе команд. – М.: ГРАНАЛ. 1993, -382 с.
24. Сташин В.В. и др. Проектирование цифровых устройств на однокристальных микроконтроллерах. – М.: Энергоатомиздат, 1990. – 244 с.
25. Таненбаум Э. Архитектура компьютера. 4-е издание. М.: С^ПИТЕР, 2003, 698 с.

#### **14. Інформаційні ресурси**

1. <http://library.knuba.edu.ua/>
2. <http://org.knuba.edu.ua/course/view.php?id=3>
3. <http://org.knuba.edu.ua/course/view.php?id=6>