

Тема 4. Узгоджувальні елементи

1. Цифрові вимірювачі неелектричних величин
2. Емітерний повторювач
3. Фазовий детектор
4. Аналого-цифрові перетворювачі
 - 4.1. Характеристика і вимоги до АЦП
 - 4.2. Класифікація АЦП
 - 4.3. Найбільш поширені типи АЦП
 - 4.4. Інтегруючі АЦП
 - 4.5. Багатоканальні АЦП
 - 4.6. Структурні методи покращення характеристик АЦП
5. Цифро-аналогові перетворювачі
 - 5.1. Характеристика і вимоги до ЦАП
 - 5.2. Основні типи електронних ЦАП
 - 5.2.1. Широтно-імпульсний модулятор
 - 5.2.2. ЦАП передискретизації
 - 5.2.3. ЦАП зважування
 - 5.2.4. Сегментний ЦАП
 - 5.2.5. Гібридні ЦАП

1. Цифрові вимірювачі неелектричних величин

Сприйняття інформації про об'єкти чи процеси здійснюється за допомогою пристроїв, які називаються первинними перетворювачами чи сенсорами. В більшості випадків сенсори відображають вхідну інформацію у вигляді еквівалентного електричного параметра. Тобто, сенсором називається елемент, який приймає контрольований параметр і перетворює його до вигляду, зручного для подальшої обробки (вимірювання, передачі, контролю).

Відповідно до схеми вмикання сенсорів можна визначити дві групи узгоджувально-нормувальних пристроїв. До першої групи належать пристрої, в яких сенсори є елементами подільників напруги (рис. 4.17, а), до другої – пристрої, в яких сенсори є елементами коливальних систем ВЧ генераторів (рис. 4.17, б).

В пристроях першої групи сенсори найчастіше вмикаються за диференціальною чи мостовою схемою (рис. 4.17, в, г, відповідно).

а) з подільниками напруги; б) з елементами ВЧ генераторів; в) за диференціальною схемою увімкнення; г) за мостовою схемою увімкнення

Диференціальні схеми відрізняються високою стабільністю, оскільки дестабілізуючі фактори одночасно діють на обидва елементи диференціального сенсора, що компенсує цей вплив.

Сенсори в мостовій схемі входять до складу моста, який врівноважений при деякому (звичайно нульовому чи початковому) значенні контрольованого параметра.

При вимірюваннях деяких неелектричних величин не завжди вдається перетворити їх безпосередньо в електричну величину. В цих випадках здійснюють подвійне перетворення первинної вимірюваної величини в проміжну неелектричну величину, яку перетворюють потім у вихідну електричну величину.

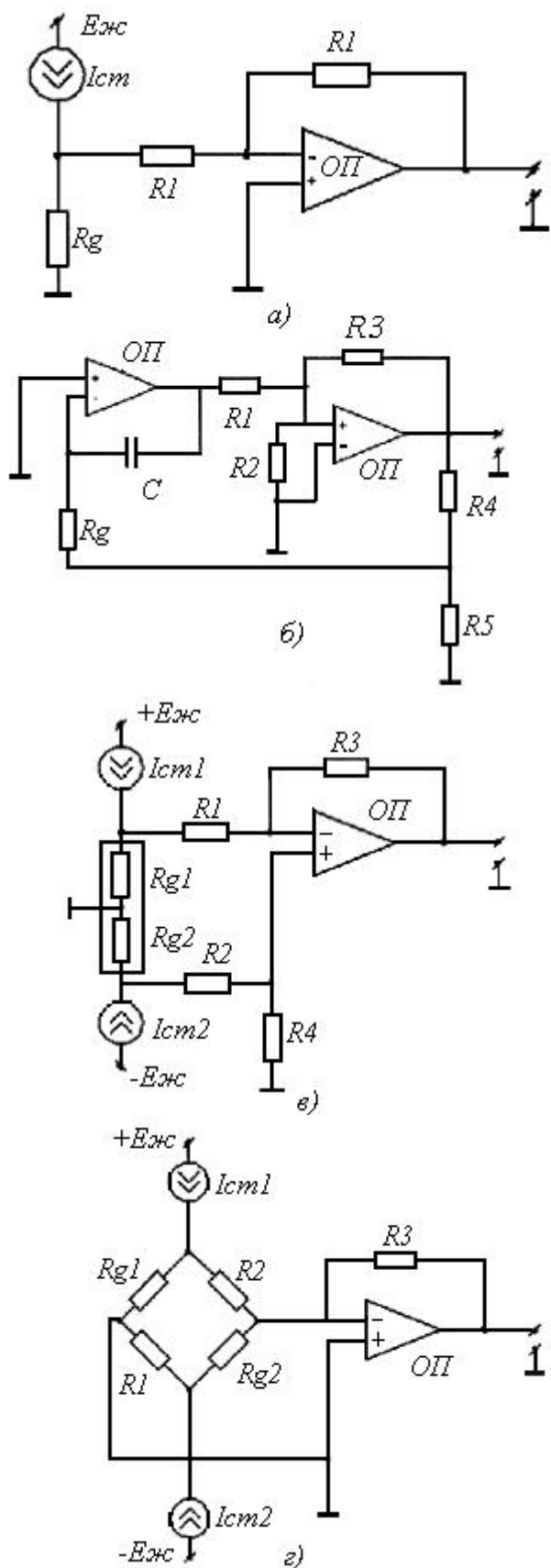


Рисунок 4.17 – Схеми узгодження

Сукупність двох відповідних вимірвальних перетворювачів утворюють комбінований сенсор (рис. 4.18).



Рисунок 4.18 – Блок-схема комбінованого сенсора

Подібні перетворювачі зручні для вимірювання неелектричних (механічних) величин, які викликають в первинному перетворювачі деформацію або переміщення вихідного елемента, до яких чутливий вторинний перетворювач.

2. Емітерний повторювач

В **емітерному повторювачі** транзистор вмикається за **схемою зі спільним колектором** [§ 3.1.3]. Джерело напруги живлення приєднується до колектора транзистора, вхідний сигнал подається на базу, навантаження вмикається у коло емітера і вихідний сигнал знімається з емітера. На рис. 7.18 наведена схема підсилювального каскаду на базі транзистора $n-p-n$ -типу, увімкненого за схемою зі спільним колектором. Увімкнення транзистора за схемою зі спільним колектором означає, що колектор за змінним струмом є спільним електродом для вхідного і вихідного кіл: вхідний змінний сигнал подається між базою та колектором, вихідний змінний сигнал знімається між емітером і колектором. При побудові схеми на транзисторі $p-n-p$ -типу змінюють полярність джерела живлення, що веде до зміни напрямку струмів через $p-n$ -переходи транзистора.

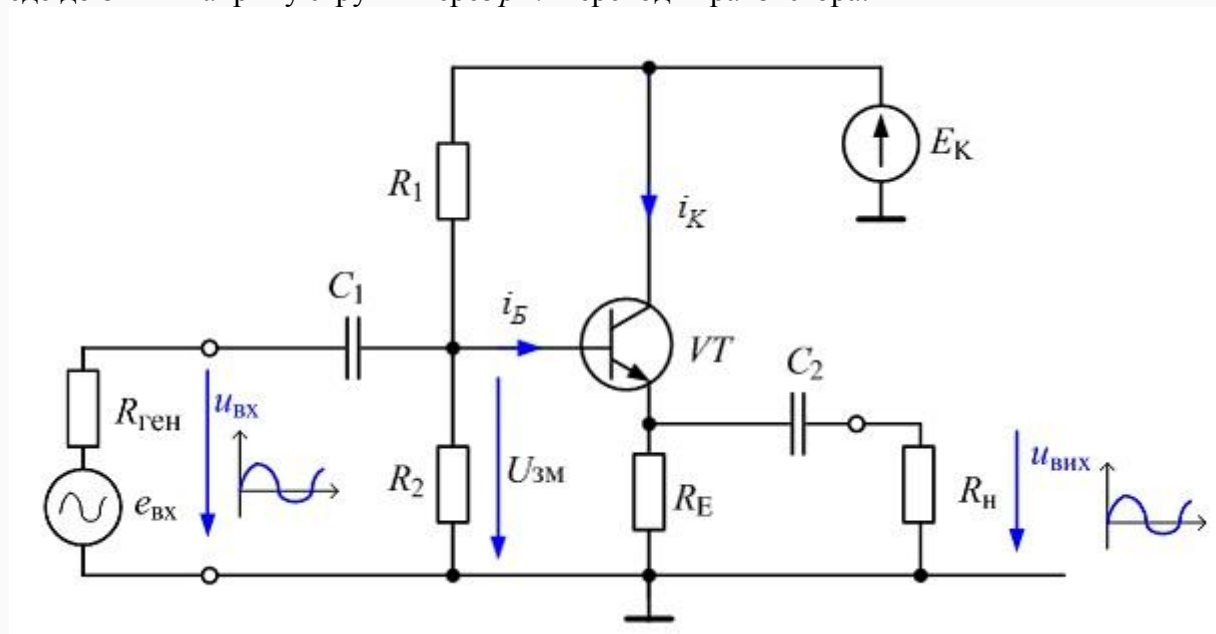


Рис. 7.18. Схема емітерного повторювача на транзисторі $n-p-n$ -типу

Призначення окремих елементів схеми емітерного повторювача, що зображена на рис. 7.18, такі самі, що й у схемі підсилювального каскаду зі спільним емітером [§ 7.2], окрім резистора R_E у колі емітера – емітерного навантаження каскаду за постійним струмом. За змінною складовою струму і напруги колектор з'єднаний із загальною точкою підсилювача. Вхідна напруга подається між базою і колектором. Резистори R_1, R_2 задають напругу зміщення бази, яка визначає положення точки спокою на лінії навантаження. Конденсатор C_1 розділяє каскад і джерело сигналу за постійним струмом. Конденсатор C_2 розділяє каскад і навантаження за постійним струмом.

Вхідним струмом емітерного повторювача є струм бази $i_{\text{вх}} = i_{\text{Б}}$, вихідним – струм емітера $i_{\text{вих}} = i_{\text{Е}}$, який наближається за значенням до струму колектора. Через це графоаналітичний **розрахунок каскаду за постійним струмом** проводять, використовуючи побудови та співвідношення, які були наведені для аналізу каскаду з транзистором, увімкненим за схемою зі спільним емітером [§ 7.2].

Розрахунок каскаду за змінним струмом виконують для визначення **параметрів** емітерного повторювача в лінійному режимі роботи (режимі А). Для змінних сигналів із області середніх частот каскаду еквівалентна схема набуває вигляду, наведеному на рис. 7.19. Основою схеми заміщення підсилювача є фізична схема заміщення транзистора, що позначена на схемі пунктиром. Оскільки внутрішній опір джерела живлення E_K для змінної складової струму незначний, резистори R_1, R_2 в еквівалентній схемі з'єднані паралельно і увімкнені паралельно вхідному опору транзистора. З тієї ж причини з'єднані паралельно резистору в колі емітера R_E та опір зовнішнього навантаження R_H . Для вхідних сигналів з частотою із області середніх частот підсилювача опорами розділових конденсаторів можна знехтувати.

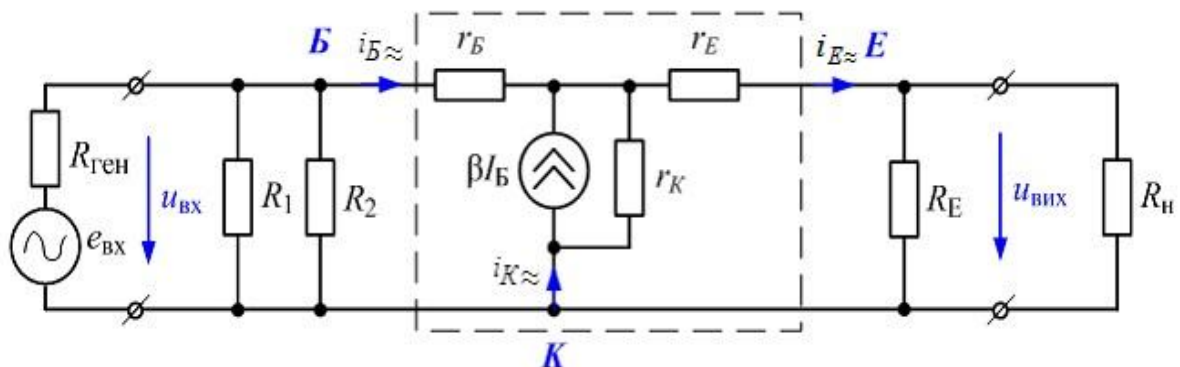


Рис. 7.19. Еквівалентна малосигнальна схема заміщення емітерного повторювача на транзисторі $n-p-n$ -типу

Виконаємо найпростіший розрахунок **параметрів** емітерного повторювача за змінним струмом, скориставшись для визначення напруг еквівалентною малосигнальною схемою заміщення, зображеною на рис. 7.19. Каскад підсилює струм, а напругу – ні.

1. **Коефіцієнт підсилення за напругою.** Схема має коефіцієнт підсилення за напругою близький до одиниці, тому що вихідна напруга, яка знімається з емітера ризниється від вхідної напруги на напругу на відкритому емітерному переході. Фази вхідної та вихідної напруг збігаються.

$$\underline{K}_U = \frac{u_{\text{вих}}}{u_{\text{вх}}} = \frac{u_{R_E \approx}}{u_{R_E \approx} + u_{BE \approx}} < 1. \quad (7.36)$$

Зважаючи, що $u_{R_E \approx} \gg u_{BE \approx}$, для практичних розрахунків приймають $\underline{K}_U \approx 1$.

Таким чином, емітерний повторювач повністю виправдовує свою назву: вихідний сигнал повторює вхідний за рівнем напруги і за фазою. Вихідний сигнал знімається з емітера, звідси назва схеми: **емітерний повторювач**.

2. **Коефіцієнт підсилення за струмом.** Вхідним струмом схеми є струм бази $I_{\text{Б}}$, який взагалі не дуже великий. Вихідний струм, навпаки, найбільший зі струмів транзистора – струм емітера. Отже, підсилення струму в цій схемі увімкнення транзистора буде найбільшим (навіть більшим, ніж в схемі зі спільним емітером):

$$\underline{K}_I = \frac{i_{\text{вих}\approx}}{i_{\text{вх}\approx}} = \frac{i_{E\approx}}{i_{B\approx}} = \frac{i_{K\approx} + i_{B\approx}}{i_{B\approx}} = \frac{\beta i_{B\approx} + i_{B\approx}}{i_{B\approx}} = \beta + 1. \quad (7.38)$$

3. **Вхідний опір** без врахування подільника напруги R_1, R_2 за умови $r_K \gg r_E + R_E$:

$$R_{\text{вх}} = \frac{u_{\text{вх}}}{i_{\text{вх}\approx}} = \frac{u_{\text{БК}\approx}}{i_{B\approx}} \cong \frac{i_{B\approx} r_B + i_{E\approx} (r_E + R_{\text{н}\approx})}{i_{B\approx}} \quad (7.39)$$

або з урахуванням співвідношення $i_{E\approx} = (\beta + 1)i_{B\approx}$:

$$R_{\text{вх}} = \frac{i_{B\approx} r_B + (\beta + 1)i_{B\approx} (r_E + R_{\text{н}\approx})}{i_{B\approx}} = r_B + (r_E + R_{\text{н}\approx})(\beta + 1). \quad (7.40)$$

Для якісних розрахунків часто спрощують вираз (7.41) до (7.42):

$$R_{\text{вх}} \cong R_{\text{н}\approx} (\beta + 1). \quad (7.41)$$

Якщо на вході каскаду увімкнено подільник напруги R_1, R_2 , то вхідний опір визначається опором паралельно увімкнених $R_{\text{вх}} \parallel R_1 \parallel R_2$.

4. **Вихідний опір** визначимо із еквівалентної схеми (рис. 7.19):

$$R_{\text{вих}} = \frac{u_{\text{вих}\approx}}{i_{\text{вих}\approx}} = \frac{i_{B\approx} (r_B + R_{\text{ген}}) + i_{E\approx} r_E}{i_{E\approx}}. \quad (7.42)$$

З урахуванням співвідношення:

$$i_{B\approx} = \frac{i_{E\approx}}{\beta + 1} \quad (7.43)$$

остаточно маємо

$$R_{\text{вих}} = \frac{\frac{i_{E\approx}}{\beta + 1} (r_B + R_{\text{ген}}) + i_{E\approx} r_E}{i_{E\approx}} = \frac{r_B + R_{\text{ген}}}{\beta + 1} + r_E. \quad (7.45)$$

Для якісних розрахунків часто спрощують вираз (7.46) до (7.47):

$$R_{\text{вих}} \approx \frac{R_{\text{ген}}}{\beta + 1}. \quad (7.44)$$

Найважливіша властивість емітерного повторювача полягає в тому, що його вхідний імпеданс набагато більше, ніж вихідний. Вхідний опір емітерного повторювача може сягати 1 (МОм), а вихідний становить від 50 до 500 (Ом). І ця властивість емітерного повторювача неймовірно корисна з урахуванням однаковості напруг вхідного і вихідного

сигналів $\underline{K}_U \approx 1$: каскад можна використовувати як **узгоджувальний каскад** між попереднім підсилювачем і навантаженням, що має малий вхідний опір. У цьому випадку напруга з каскаду, що передує схемі емітерного повторювача, передається у низькоомне навантаження майже без втрат (ефект подільника напруги).

Схему емітерного повторювача застосовують також тоді, коли є потреба одержати великий струм у навантаженні.

Каскад охоплений 100% (не частина вихідного сигналу подається на вхід, а увесь сигнал $u_{\text{вих}\approx}$) послідовним за напругою зворотним зв'язком. Напруга на

переході емітер-база є алгебраїчною сумою вхідної і вихідної напруг, які діють у протифазі:

$$u_{\text{вх}\approx} = u_{\text{БЕ}\approx} + u_{\text{Вих}\approx},$$

$$u_{\text{БЕ}\approx} = u_{\text{вх}\approx} - u_{\text{Вих}\approx} (u_{\text{зз}}).$$

Порівняйте зі співвідношенням (8.4) для послідовного за напругою зворотного зв'язку:

$$\dot{U}_{\text{вх}\Sigma} = \dot{U}_{\text{вх}} + \dot{U}_{\text{зз}}.$$

Від'ємний зворотний зв'язок в значній мірі визначає властивості каскаду. Наприклад, за інших рівних умов каскад зі спільним колектором має більш широкую смугу пропускання, ніж каскад зі спільним емітером. Широка смуга пропускання обумовлює широке використання емітерних повторювачів у ВЧ-схемах.

Існує багато різних повторювачів напруги, але в електроніці знайшли застосування два типи: транзисторні (емітерний та витоковий [§ 7.4]) повторювачі та повторювачі на операційних підсилювачах [§ 9.2.2]. Окрім повторювачів напруги, застосовують повторювачі струму, найбільш розповсюдженими серед яких є «струмові дзеркала».

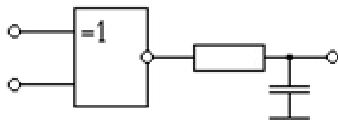
3. Фазовий детектор

Фазовий детектор (ФД; [англ. Phase frequency detector, PFD](#)) — електронний пристрій, який порівнює фази двох вхідних сигналів рівних або близьких частот.

На вхід ФД подаються два сигнали, фази яких потрібно порівняти, на виході ФД формується сигнал, зазвичай напруги, пропорційний різниці фаз вхідних сигналів. Застосовується в системах [фазового автопідлаштування частоти](#), [синтезаторах частот](#), [радіоприймальній апаратурі](#), стабілізаторах частоти обертання [шпинделів](#), наприклад, накопичувачів на [жорстких дисках](#) тощо.

ФД на логічному елементі XOR

Найпростіший ФД може бути побудований на логічному елементі [виключне АБО](#).



При подачі на вхід цього елемента двох прямокутних коливань рівних частот з нульовим фазовим зрушенням його вихідна напруга дорівнює нулю (на виході логічний 0). При ненульовому зсуві фаз на виході елемента формуються імпульси, середнє значення яких прямо пропорційне фазовому зсуву і досягає максимуму (на виході логічна 1) при зсуві на 180° . Для отримання пропорційної зсуву фаз напруги імпульси з виходу елемента XOR подають на [інтегрувальну ланку](#) (фільтр низьких частот, ФНЧ).

ФД на балансному змішувачі

Інший тип ФД - це чотириквadrантніє перемножувачі двох вхідних сигналів, які часто називають балансними змішувачами. На виході балансного змішувача присутні подвоєна частота вхідних сигналів і постійна складова, пропорційна різниці фаз, що впливає з виразу:

$$\sin(\omega t + \alpha) \cos(\omega t + \beta) = \frac{\sin(\omega t - \omega t + \alpha - \beta)}{2} + \frac{\sin(2\omega t + \alpha + \beta)}{2} = \frac{\sin(\alpha - \beta)}{2} + \frac{\sin(2\omega t + \alpha + \beta)}{2}.$$

Перший доданок результату перемноження не залежить від часу, а тільки від різниці фаз, і являє собою постійну складову на виході фазового детектора. Другий доданок - гармонійне коливання з подвоєною частотою вхідних сигналів - високочастотної складової. Звичайне застосування балансного змішувача - як змішувач частот. Якщо ж балансний змішувач призначений для виділення різниці фаз сигналів рівних частот, то високочастотну складову фільтрують за допомогою ФНЧ.

Якщо різниця фаз сигналів невелика, то вихідний сигнал фазового детектора наближено лінійно залежить від різниці фаз відповідно до наближеним рівністю - обмеження

$$\sin x = x - \frac{x^3}{3!} + \frac{x^5}{5!} - \frac{x^7}{7!} + \dots$$

розкладання функції синуса в ряд Маклорена

першим членом $\sin(\alpha - \beta) = \alpha - \beta$.

Схемотехнічних балансні змішувачі зазвичай будуються за схемами кільцевих модуляторів або за схемою осередку Гілберта.

ФД, що спрацьовують по фронтах вхідних сигналів

ФД цього типу чутливі до відносного положення фронтів вхідних сигналів. Наприклад, якщо сигнал А випереджає сигнал Б, то на виході цього ФД формуються імпульси позитивної полярності з тривалістю пропорційної різниці фаз і з частотою повторення рівній частоті вхідних сигналів. Якщо сигнал Б випереджає сигнал А, то на виході формуються імпульси негативної полярності. Для отримання вихідної напруги, пропорційного різниці фаз на виході ФД застосовують ФНЧ.

4. Аналого-цифрові перетворювачі

4.1. Характеристика і вимоги до АЦП

Аналого-цифрові перетворювачі (АЦП) це пристрої, які приймають вхідні аналогові сигнали та генерують відповідні до них цифрові сигнали, які придатні для обробки мікропроцесорами та іншими цифровими пристроями.

Принципово не виключена можливість безпосереднього перетворення різних фізичних величин в цифрову форму, однак це завдання вдається розв'язати тільки досить рідко через складність таких перетворювачів. Тому зараз найраціональнішим вважається спосіб перетворення різних за фізичною природою величин спочатку в функціонально пов'язані з ними електричні, а потім уже за допомогою перетворювачів напруга - код – в цифрові. Саме ці перетворювачі і мають на увазі, коли говорять про АЦП.

Процедура аналого-цифрового перетворення неперервних сигналів, яку реалізують за допомогою АЦП, це перетворення неперервної функції часу $U(t)$, яка

описує вхідний сигнал, у послідовність чисел $\{U(t_j)\}$, $j=0,1,2,\dots$, що віднесені до деяких фіксованих моментів часу. Цю процедуру можна розділити на дві самостійні операції: дискретизацію і квантування.

Найпоширенішою формою дискретизації, як зазначалось, є рівномірна дискретизація, в основі якої лежить теорема відліків. Згідно з цією теоремою як

коефіцієнти a_j потрібно використовувати миттєві значення сигналу $U(t_j)$ в дискретні

моменти часу $t_j = j\omega t$, а період дискретизації вибирати з умови:

$$t = 1/2F_m,$$

де F_m – максимальна частота спектра сигналу, що перетворюється.

Тоді отримаємо відомий вираз теореми відліків

$$U(t) = \sum_{j=-\infty}^{\infty} U(j\omega\Delta t) \frac{\sin[2\pi F_m(t - j\Delta t)]}{2\pi F_m(t - j\Delta t)}.$$

Для сигналів зі строго обмеженим спектром цей вираз є тотожністю. Однак спектри реальних сигналів прямують до нуля тільки асимптотично. Застосування рівномірної дискретизації до таких сигналів викликає виникнення в системах обробки інформації специфічних високочастотних спотворень, які зумовлені вибіркою. Для зменшення цих спотворень необхідно або збільшувати частоту дискретизації, або використовувати перед

АЦП додатковий фільтр нижніх частот, який обмежуватиме спектр вхідного сигналу перед його аналого-цифровим перетворенням.

У загальному випадку вибір частоти дискретизації буде залежати також від вигляду функції $f_j(t)$, що використовується в першій формулі розділу та допустимого рівня похибок, які виникають при відновленні початкового сигналу за його відліками. Усе це необхідно враховувати при виборі частоти дискретизації, яка визначає необхідну швидкодію АЦП. Часто цей параметр задають розробнику АЦП.

Розглянемо докладніше місце АЦП при виконанні операції дискретизації.

Для достатньо вузькосмугових сигналів операцію дискретизації можна виконувати за допомогою самих АЦП і суміщати таким чином з операцією квантування. Основною закономірністю такої дискретизації є те, що за рахунок скінченного часу одного перетворення та невизначеності моменту його закінчення, який, у загальному випадку, залежить від параметрів вхідного сигналу, не вдається отримати однозначної відповідності між значеннями відліків та моментами часу, до яких їх потрібно віднести. В результаті при роботі із сигналами, які змінюються в часі, виникають специфічні похибки, динамічні за своєю природою, для оцінки яких вводять поняття апертурної невизначеності, яка переважно характеризується апертурним часом.

Апертурним часом t_a називають час, протягом якого зберігається невизначеність між значенням вибірки та часом, до якого вона відноситься. Ефект апертурної невизначеності проявляється або як похибка миттєвого значення сигналу при заданих моментах вимірювання, або як похибка моменту часу, в який проводиться вимірювання при заданому миттєвому значенні сигналу. При рівномірній дискретизації наслідком апертурної невизначеності є виникнення амплітудних похибок, які називаються апертурними та чисельно рівні приростові сигналу протягом апертурного часу.

Якщо використовувати іншу інтерпретацію ефекту апертурної невизначеності, то її наявність викликає "тремтіння" істинних моментів часу, в які беруться відліки сигналу, відносно моментів, які рівновіддалені на осі часу. В результаті замість рівномірної дискретизації зі строго постійним періодом проводиться дискретизація з флюктуючим періодом повторення. Це викликає порушення умов теореми відліків та появи уже розглянутих апертурних похибок в системах цифрової обробки інформації.

Таке значення апертурної похибки можна визначити, розклавши вираз для вхідного сигналу в ряд Тейлора в околі точок відліку, який для J -ї точки має вигляд:

$$U(t) = U(t_j) + t_a U'(t_j) + \frac{t_a^2}{2} U''(t_a) + \dots$$

та в першому наближенні дає апертурну похибку:

$$\Delta U_a(t_j) \approx t_a U'(t_j),$$

де t_a – апертурний час, який для розглянутого випадку в першому наближенні є часом перетворення АЦП.

Зазвичай для оцінки апертурних похибок використовують синусоїдальний випробувальний сигнал $U(t) = U_m \sin \omega t$.

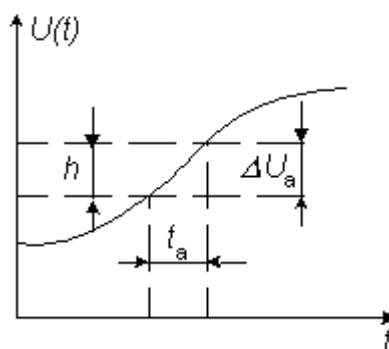


Рисунок 4.4 – Утворення апертурної похибки для випадку, коли вона дорівнює кроковій квантування

Якщо прийняти, що для N -розрядного АЦП з роздільною здатністю 2^{-N} апертурна похибка не повинна перевищувати кроку квантування (рис. 4.4), то залежність між частотою сигналу ω , апертурним часом t_a та відносною апертурною похибкою буде такою: $1/2^N = \omega t_a$.

Для забезпечення дискретизації синусоїдального сигналу частота якого 100 кГц з похибкою 1% час перетворення АЦП повинен бути рівним 25 нс. У той же час за допомогою такого швидкодіючого АЦП принципово можна дискретизувати сигнали, які мають ширину спектра біля 20 МГц. Таким чином, дискретизація за допомогою самого АЦП викликає суттєве розходження вимог між швидкодією АЦП та періодом дискретизації. Це розходження досягає 2...3 порядків та дуже ускладнює і здорожує процес дискретизації, оскільки навіть для порівняно вузькополосних сигналів потребує досить швидкодіючих АЦП. Для достатньо широкого класу сигналів, які швидко змінюються, цю проблему вирішують за допомогою пристроїв вибірки-зберігання, що мають малий апертурний час.

4.2. Класифікація АЦП



Рисунок 4.5 – Класифікація аналогово-цифрових перетворювачів

Зараз відома велика кількість методів перетворення напруга – код. Ці методи суттєво відрізняються один від одного потенційною точністю, швидкістю перетворення та

складністю апаратної реалізації. На рис. 4.5 наведена класифікація АЦП за методами перетворення.

В основу класифікації АЦП покладено ознаку, яка вказує на те, як в часі розгортається процес перетворення аналогової величини в цифрову. В основі перетворення вибіркового значення сигналу в цифрові еквіваленти лежать операції квантування та кодування. Вони можуть проводитись за допомогою або послідовної, або паралельної, або послідовно-паралельної процедур наближення цифрового еквівалента до перетворюваної величини.

Розглянемо детальніше найбільш поширені типи АЦП.

4.3. Найбільш поширені типи АЦП

Функціонування аналого-цифрового перетворення за методом послідовного підрахунку можна проілюструвати за допомогою структурної схеми на рис. 4.6.

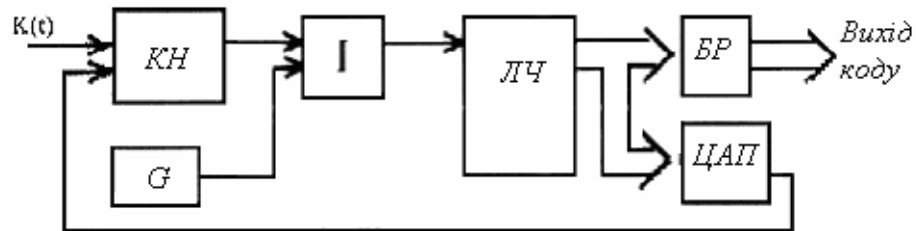


Рисунок 4.6 – АЦП послідовного підрахунку

До складу схеми входять: генератор тактових сигналів (G), компаратор напруги (КН), схема І, лічильник (ЛЧ), буферний регістр (БР), цифро-аналоговий перетворювач (ЦАП). Схема працює наступним чином. На вхід перетворювача подається аналоговий сигнал $x(t)$, який підключається до одного з входів компаратора напруги КН. На другий

вхід компаратора подається еталонна напруга ($U_{эм}$), яка формується на виході ЦАП під управлінням колового слова на виході ЛЧ. Компаратор формує на своєму виході сигнал або логічної одиниці, або логічного нуля в залежності від того, яке значення більше.

Якщо $U_{эм} < x(t)$, то на виході компаратора формується одиниця, яка дозволяє проходження імпульсів з тактового генератора через схему І на лічильний вхід лічильника ЛЧ. На виході лічильника йде процес підрахунку цих імпульсів в двійковому коді від 2^0 до 2^{n-1} .

Двійковий код з ЛЧ подається на вхід ЦАП, на виході якого формується ступінчатий сигнал $U_{эм}$. Кожна сходинка цього сигналу відповідає за рівнем інтервалу дискретизації q . Сигнал $U_{эм}$ порівнюється із сигналом $x(t)$ і в момент, коли $x(t)$ стає меншим за $U_{эм}$, на виході компаратора формується сигнал логічного нуля. Схема І закривається, лічильник зупиняє підрахунок і набраний двійковий код переписується у вихідний буферний регістр БР для видачі користувачу.

Метод безпосереднього зчитування реалізується за допомогою так званого АЦП паралельної дії. Такий перетворювач має лінійку 2^{n-1} компараторів напруги, перші входи яких запаралелені і на них подається сигнал $x(t)$. На інші входи під'єднуються виходи подільника еталонної напруги. Виходи компараторів під'єднані до перетворювача одиничного коду в двійковий. Процес перетворення здійснюється за один такт, причому на виході лінійки компараторів до компаратора, який зафіксує $x(t) < U$, буде хвиля одиниць, а далі хвиля нулів одиничного коду. Структурно-функціональна схема перетворення зображена на рис. 4.7, а часова діаграма аналогічна рис. 4.9.

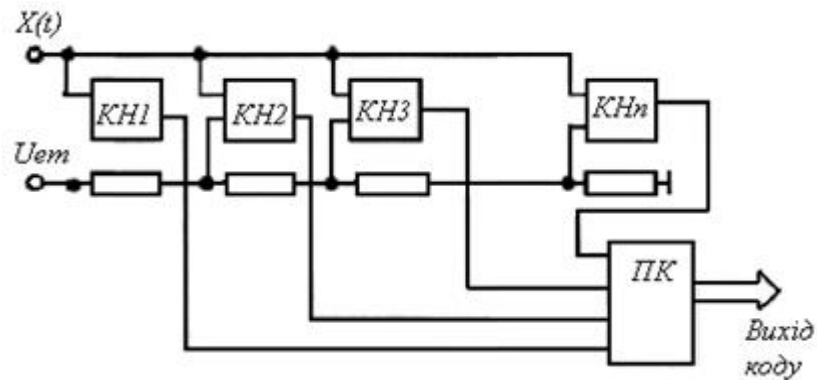


Рисунок 4.7 – АЦП безпосереднього зчитування

Найбільше поширення отримав метод порозрядного зрівноваження, який забезпечує час перетворення від 1 мкс до 1 мс. Структурно-функціональна схема перетворення зображена на рис. 4.8, а часова діаграма – на рис. 4.9.

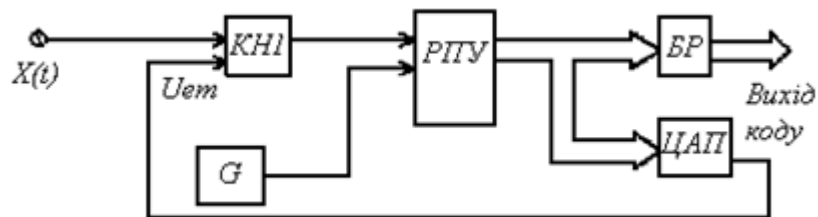


Рисунок 4.8 – АЦП порозрядного зрівноваження

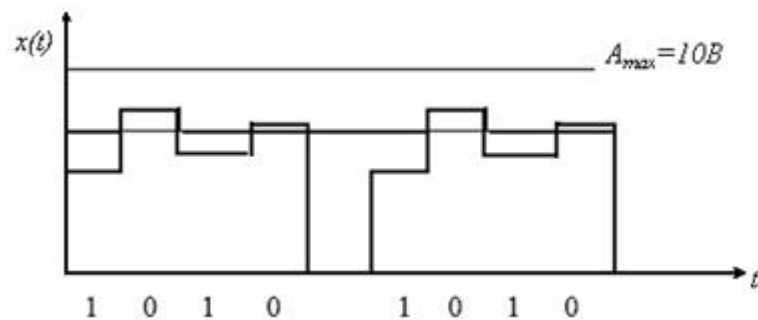
Рисунок 4.9 – Часова діаграма перетворення АЦП за методом порозрядного зрівноваження при $n = 4$

Схема працює так. На вхід АЦП подається вхідний сигнал $x(t)$, який порівнюється з еталонним сигналом $U_{ем}$, що формується на виході ЦАП. ЦАП складається із сукупності $3n$ еталонних джерел сигналів, які управляються за допомогою спеціального регістра порозрядного зрівноваження (РІТУ). Перетворення проходить за n часових тактових інтервалів. Причому на першому такті РІТУ примусово вмикає в роботу перший розряд ЦАП. Значення першого розряду еталонних величин на виході ЦАП дорівнює половині діапазону перетворення сигналу. Потім в кінці першого тактового інтервалу компаратор проводить порівняння $x(t)$ з $U_{ем}$. Якщо $x(t) < U_{ем}$, то примусово увімкнений старший розряд ЦАП залишається ввімкненим до закінчення процесу перетворення. Це забезпечується під управлінням певного сигналу на виході компаратора (1 чи 0). Якщо ж $x(t) > U_{ем}$, то перший розряд вимикається на початку другого такту. На початку другого такту в роботу примусово вмикається другий розряд ЦАП і знову проводиться порівняння $x(t)$ з $U_{ем}$. Процедура повторюється доти, поки

всі розряди ЦАП не візьмуть участі у процесі зрівноваження. В результаті на виході АЦП формується код, що відповідає вхідному сигналу.

4.4. Інтегруючі АЦП

Відомо, що недоліком послідовних АЦП є низька завадостійкість результатів перетворення. Дійсно, вибірка миттєвого значення вхідної напруги, переважно включає доданок у вигляді миттєвого значення завади. Згодом при цифровій обробці послідовності вибірок ця складова може бути подавлена, однак на це потрібен час та обчислювальні ресурси. Переважно у АЦП вхідний сигнал інтегрується або неперервно, або у певному часовому діапазоні, тривалість якого зазвичай вибирається кратною періодові завади. Це дозволяє в багатьох випадках приглушити заваду ще на етапі перетворення. Платою за це є понижена швидкодія інтегруючих АЦП.

Спрощена схема АЦП, який працює в два основних такти (АЦП двотактного інтегрування), наведена на рис. 4.10.

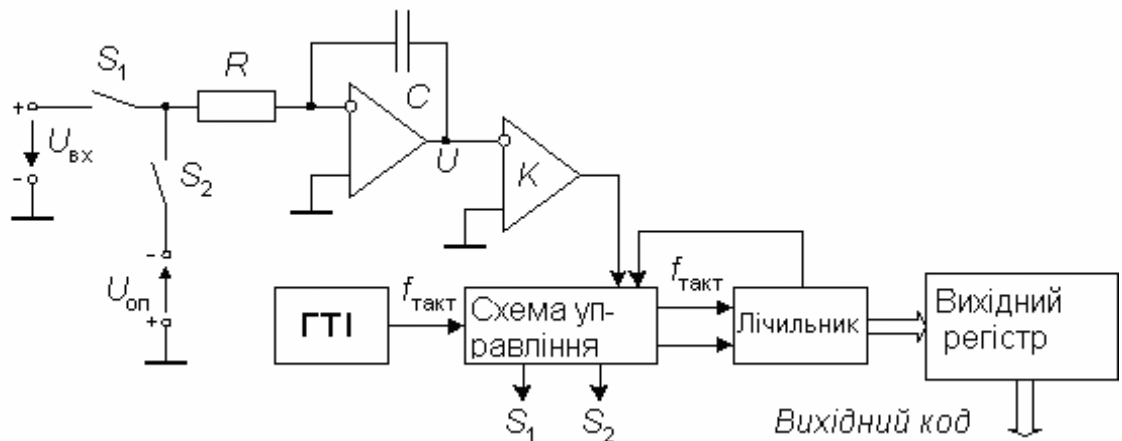


Рисунок 4.10 – Спрощена схема АЦП двотактного інтегрування

Перетворення проходить протягом двох стадій: стадії інтегрування та стадії підрахунку. На початку першої стадії ключ S_1 замкнутий, а ключ S_2 розімкнутий. Інтегратор I інтегрує вхідну напругу $U_{вх}$. Час інтегрування вхідної напруги t_1 постійний; як таймер використовується лічильник з коефіцієнтом підрахунку K_n , так, що

$$t_1 = K_n / f_{такт}$$

До моменту закінчення інтегрування вихідна напруга інтегратора складає

$$U_{вих}(t_1) = -\frac{1}{RC} \int_0^{t_1} U_{вх}(t) dt = -\frac{U_{вх.сер} K_n}{f_{такт} RC},$$

де $U_{вх.сер}$ – середнє за час t_1 значення вхідної напруги.

Після закінчення стадії інтегрування ключ S_1 розмикається, а ключ S_2 замикається та опорна напруга $U_{оп}$ надходить на вхід інтегратора. При цьому вибирається опорна напруга, протилежна за знаком вхідній напрузі. На стадії підрахунку вихідна напруга інтегратора лінійно зменшується за абсолютною величиною, як показано на рис. 4.11.

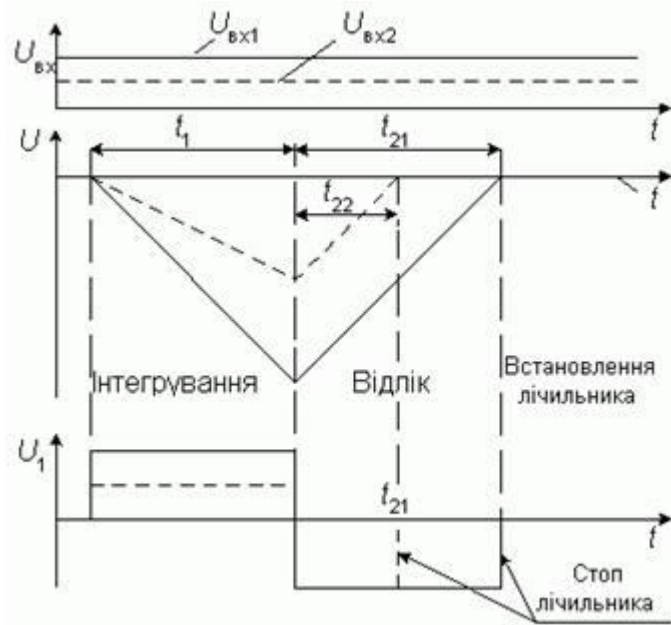


Рисунок 4.11 – Часові діаграми АЦП двотактного інтегрування

Стадія підрахунку закінчується, коли вихідна напруга інтегратора переходить через нуль. При цьому компаратор К переключається та підрахунок зупиняється. Діапазон часу, у якому проходить стадія підрахунку, визначається рівнянням

$$U_{\text{вих}}(t_1) + \frac{1}{RC} \int_0^{t_1+t_2} U_{\text{он}} dt = 0.$$

Далі, виконавши прості математичні дії і врахувавши, що:

$$t_2 = \frac{n_2}{f_{\text{такт}}},$$

де n_2 – вміст лічильника після закінчення стадії підрахунку, отримаємо результат

$$n_2 = \frac{U_{\text{вх.сер}} K_{\text{л}}}{U_{\text{он}}}.$$

З цієї формули випливає, що відмітною рисою методу багатотактного інтегрування є те, що ні тактова частота, ні постійна інтегрування RC не впливають на результат.

Необхідно тільки, щоб тактова частота протягом часу $t_1 + t_2$ залишалася постійною. Це можна забезпечити при використанні простого тактового генератора, оскільки істотні часові чи температурні дрейфи частоти відбуваються за час який більший, ніж час перетворення.

При виведенні попередніх виразів ми бачили, що в остаточний результат входять не миттєві значення перетворюваної напруги, а тільки значення, усереднені за час t_1 . Тому змінна напруга послаблюється тим сильніше, чим вища її частота.

Визначимо коефіцієнт передачі завади $K_{\text{п}}$ для АЦП двотактного інтегрування. Нехай на вхід інтегратора надходить гармонічний сигнал одиничної амплітуди частотою f з довільною початковою фазою φ . Середнє значення цього сигналу за час інтегрування t_1 дорівнює

$$U_{\text{вд}} = \frac{1}{t_1} \int_0^{t_1} \sin(2\pi ft + \varphi) dt = \frac{\sin(\pi ft_1 + \varphi) \sin \pi ft_1}{\pi ft_1}.$$

Коли ця величина досягає максимуму за модулем, то

$$K_{\Pi} = \left| \frac{\sin^2 \pi ft_1}{\pi ft_1} \right|.$$

Частотна характеристика коефіцієнта приглушення завад АЦП двотактного інтегрування наведена на рис. 4.12.

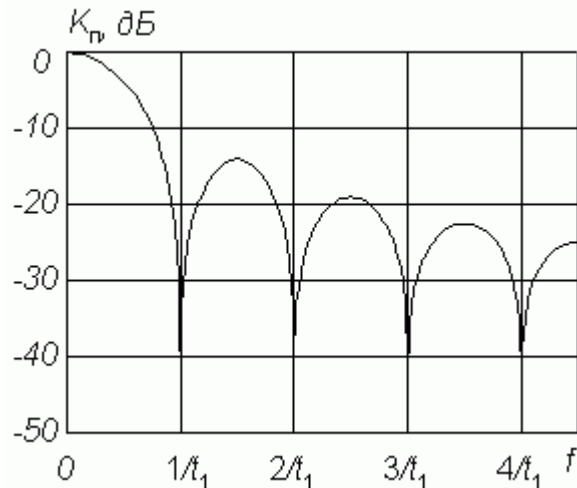


Рисунок 4.12 – Частотна характеристика коефіцієнта приглушення завад АЦП двотактного інтегрування

Як бачимо змінна напруга, період якої в ціле число раз менший t_1 , приглушується зовсім. Тому доцільно вибрати тактову частоту такою, щоб добуток $K_{\Pi} \cdot f_{\text{макс}}$ був рівним чи кратним періоду напруги промислової мережі.

4.5. Багатоканальні АЦП

Багатоканальні АЦП на сьогодні досить поширені, особливо там, де потрібно об'єднати інформацію, отриману від кількох її джерел, тобто, наприклад, від різних сенсорів. Такі АЦП можна застосовувати, наприклад, для моніторингу напруги на входах, контролю крайніх значень, реєстрації показів, управління виходами (навантаженням) тощо. Схема багатоканального АЦП УМ-АЦП1 на основі мікроконтролера PIC16F876A наведена на рис. 4.13.

Комерційна версія такого пристрою має по 40 входів та виходів, але їх кількість може бути й іншою.

4.6. Структурні методи покращення характеристик АЦП

Необхідно відзначити, що висока точність досягається за рахунок як вдосконалення елементної бази, процесу виготовлення, так і застосовуваними матеріалами. Певні відхилення ваг розрядів від необхідних значень зазвичай корегуються шляхом лазерної підгонки в процесі виготовлення резисторів АЦП. При цьому вимагається збільшення площі внутрішньо кристальних компонентів і кристала в цілому, а також виникає проблема вилучення матеріалів кристала в ході пригонки. Ці процеси порушують структуру матеріалів компонентів, зменшують часову і температурну стабільність схеми.

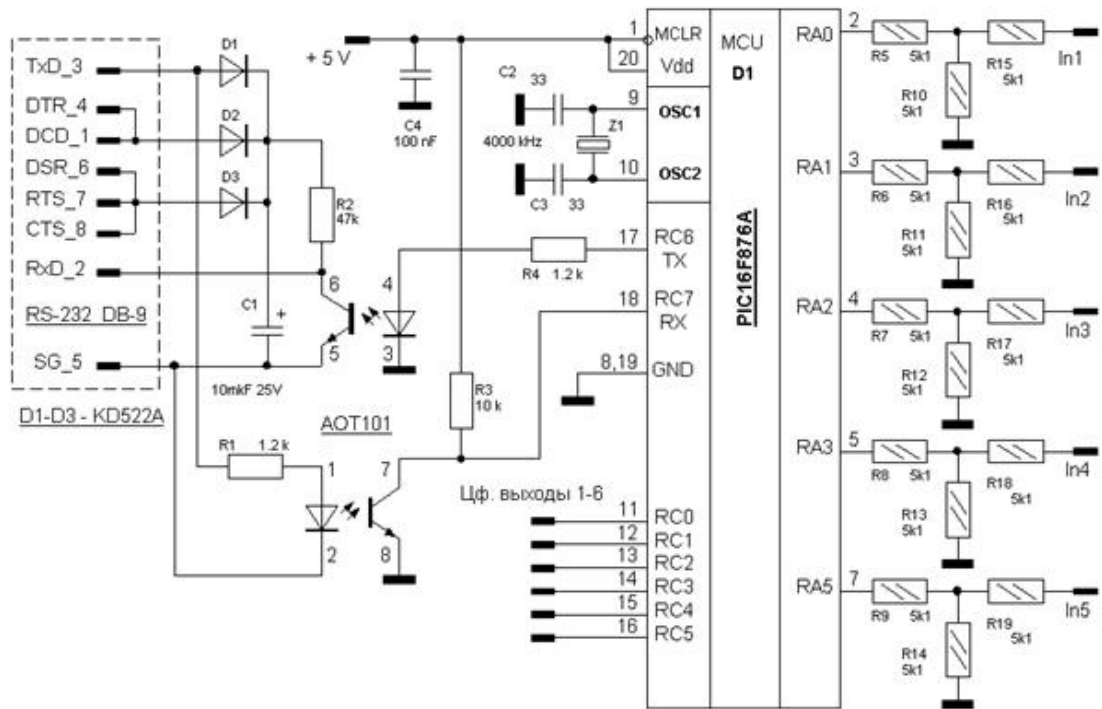


Рисунок 4.13 – Схема багатоканального АЦП УМ-АЦП1

Більш перспективним є підхід, який уникає фізичного впливу на елементи схеми. Наприклад, у випадку використання ЦАП на основі двійкової системи числення, зменшення статичних похибок досягається корекцією вихідної величини шляхом введення поправки в аналоговій формі, що формується додатковим корегувальним ЦАП. В цьому випадку перетворюваний код $K_{вх}$ подається, як показано на рис. 4.14, на вхід основного ЦАП і в цифровий обчислювальний пристрій (ЦОП).

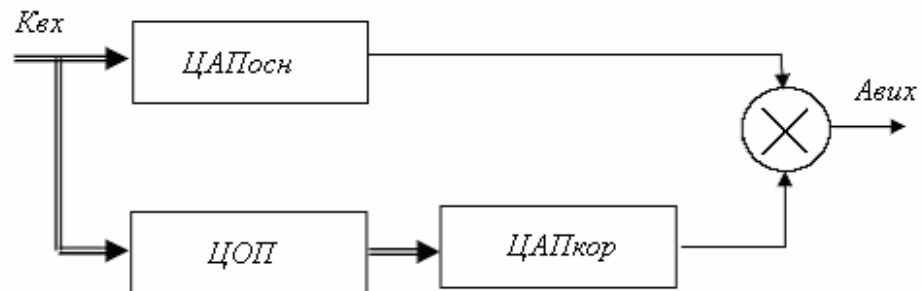


Рисунок 4.14 – Корекція вихідної величини двійкового ЦАП

В ЦОП вираховується код поправки, що надходить на вхід корегувального ЦАП.

Результат перетворення $A_{вих}$ формується за допомогою суматора \otimes аналогових величин. Але застосування такого принципу при аналого-цифровому перетворенні дає деяке зниження швидкості пристроїв.

Також використовують введення в прилади при розробці інформаційної надмірності у вигляді надлишкових позиційних систем числення (НПСЧ), що комплексно вдосконалює водночас кілька характеристик аналого-цифрового перетворення. Збільшення розрядної сітки пристрою (а відповідно і збільшення кількості тактів при порозрядному зрівноваженні) підвищує точність АЦП середньої і високої швидкості, реалізованих на грубих аналогових вузлах, а з іншого боку підвищує швидкодію високоточних АЦП на елементній базі середньої швидкості.

Підвищення швидкодії багаторозрядних АЦП досягається двома шляхами. Перший орієнтується на використання більш досконалої елементної бази, що не є досить простим

шляхом. Другий шлях пов'язаний із введенням надмірності, переважно структурної, при проектуванні.

5. Цифро-аналогові перетворювачі

5.1. Характеристика і вимоги до ЦАП

Необхідність здійснення операції відновлення вихідного сигналу з дискретних відліків, а також необхідність здійснення операцій формування еталонних сигналів при аналого-цифровому перетворенні висуває задачу цифро-аналогового перетворення. Суть операції цифро-аналогового перетворення полягає у формуванні аналогових сигналів, що відповідають кодовим словам дискретного сигналу. Технічно це формування здійснюється цифро-аналоговим перетворювачем (ЦАП).

Аналоговий сигнал на виході ЦАП може бути сформований шляхом множення опорної напруги $E_{оп} = q$ на вагові розрядні коефіцієнти кодового слова $a_i = 2^i$, таким чином, що $U_{вих} = q(a_0 2^0 + a_1 2^1 + \dots + a_{n-1} 2^{n-1})$

Технічно найпростіше ЦАП реалізується на принципі підсумовування розрядних струмів $U_{вих} = \sum I_i R_{оп} = R_{оп} (a_0 I_1 + a_1 I_2 + \dots + a_n I_n)$ (рис. 4.15).

Схема реалізації ЦАП для підсумовування струму містить джерело стабільної напруги E_0 , матрицю двійково-зважених резисторів $(R \cdot 2^i)$, набір ключів KE_i , що реалізують розрядні коефіцієнти a_i і перетворювач струму в напругу на операційному підсилювачі ОП.

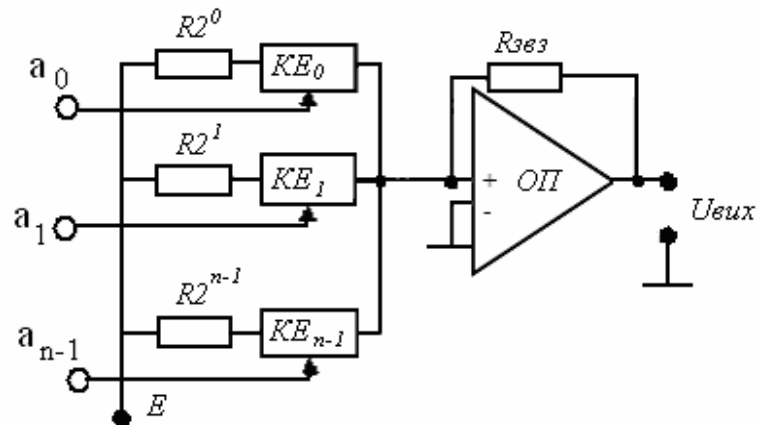


Рисунок 4.15 – ЦАП для підсумовування струму

Часова діаграма класичного процесу цифро-аналогового перетворення має вигляд (рис. 4.16).

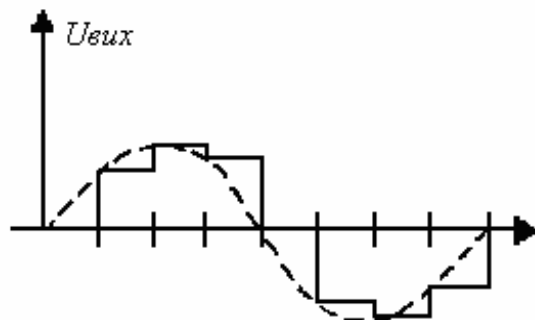


Рисунок 4.16 – Часова діаграма процесу ЦА перетворення

При малій кількості дискретних вибірок миттєвих значень сигналу, цей сигнал мало нагадує вихідний, однак може бути наближеним до нього шляхом аналогової фільтрації або інтерполяції.

5.2. Основні типи електронних ЦАП

5.2.1. Широтно-імпульсний модулятор – найпростіший тип ЦАП. Стабільне джерело [струму](#) чи [напруги](#) періодично вмикається на час, пропорційний перетворюваному цифровому коду, далі отримана імпульсна послідовність фільтрується аналоговим [фільтром низьких частот](#). Такий спосіб часто використовується для керування швидкістю електромоторів, а також стає популярним в Hi-Fi аудіотехніці.

5.2.2. ЦАП передискретизації, такі, як дельта-сигма ЦАП, основані на змінюваній густоті імпульсів. Передискретизація дозволяє використовувати ЦАП з меншою розрядністю для досягнення більшої розрядності кінцевого перетворення; часто дельта-сигма ЦАП будується на основі найпростішого однобітового ЦАП, який є практично лінійним. На ЦАП малої розрядності надходить імпульсний сигнал з модульованою густиною імпульсів (з постійною тривалістю імпульсу, але зі змінною шпаруватістю), створений з використанням негативного зворотного зв'язку. Негативний зворотний зв'язок виступає в ролі фільтра високих частот для шуму квантування. Більшість ЦАП більшої розрядності (більше 16 біт) побудовані на цьому принципі внаслідок його високої [лінійності](#) і низької вартості. Швидкодія дельта-сигма ЦАП сягає сотень тисяч відліків в секунду, розрядність – до 24 біт. Для генерації сигналу з модульованою густиною імпульсів можна використати простий дельта-сигма модулятор першого порядку чи більш високого порядку як MASH ([англ.](#) Multi stage noise SHaping). Зі збільшенням частоти передискретизації знижуються вимоги до вихідного фільтра низьких частот і поліпшується приглушення шуму квантування.

5.2.3. ЦАП зважування, в якому кожному біту перетворюваного двійкового коду відповідає резистор чи джерело струму, підключене до спільної точки додавання. Сила струму джерела (провідність резистора) пропорційна вазі біта, якому він відповідає. Таким чином, всі ненульові біти коду додаються з вагою. Метод зважування – один з найшвидших, але йому властива низька точність через необхідність наявності набору множини різних прецизійних джерел чи резисторів. Через цю причину ЦАП зважування мають розрядність не більше восьми біт.

Ланцюгова R-2R схема є варіацією ЦАП зважування. В R-2R ЦАП зважені значення створюються в спеціальній схемі, яка складається з резисторів опорамі R і 2R. Це дозволяє суттєво збільшити точність порівняно зі звичайним ЦАП зважування, оскільки порівняно просто виготовити набір прецизійних елементів з однаковими параметрами. Недоліком методу є більш низька швидкість внаслідок паразитної ємності.

5.2.4. Сегментний ЦАП містить по одному джерелу струму чи резистору на кожне можливе значення вихідного сигналу. Так, наприклад, восьмибітовий ЦАП цього типу містить 255 сегментів, а 16-бітовий – 65535. Теоретично, сегментні ЦАП мають найбільшу швидкодію, оскільки для перетворення достатньо замкнути один ключ, який відповідає вхідному коду.

5.2.5. Гібридні ЦАП використовують комбінацію перерахованих вище способів. Більшість мікросхем ЦАП належать до цього типу, вибір конкретного набору способів є компромісом між швидкодією, точністю і вартістю ЦАП.